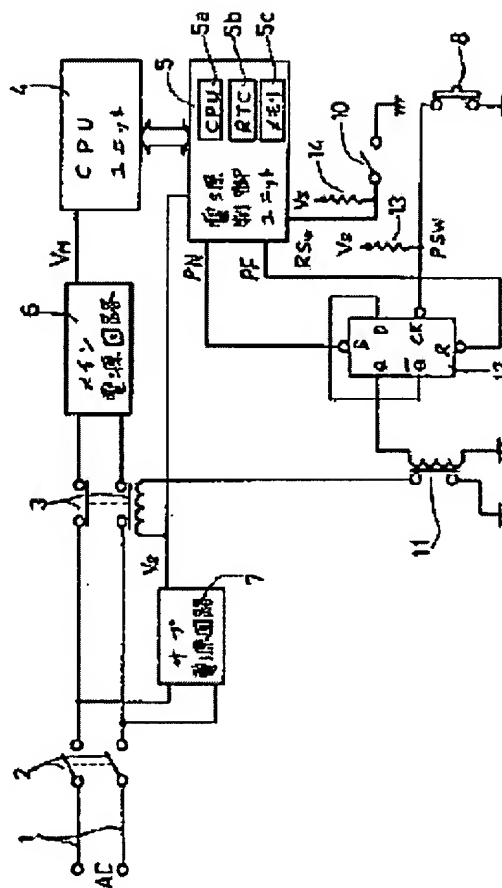


POWER SOURCE CONTROLLER

Patent number: JP5233107
Publication date: 1993-09-10
Inventor: KOGURE KAZUYA; others: 03
Applicant: SANYO ELECTRIC CO LTD
Classification:
 - international: G06F1/26
 - european:
Application number: JP19920035273 19920221
Priority number(s):

Abstract of JP5233107

PURPOSE: To temporarily invalidate an automatic power on/off function which automatically supplies or interrupts power at setting time without altering setting.
CONSTITUTION: A relay 3 is inserted into a power source line 1 supplying commercial AC power to a main power source circuit 6, and the driving circuit of the relay 3 is controlled by a power source control unit 5. The power source control unit 5 is provided with a real time clock clocking present time, a memory storing setting time and CPU comparing present time with setting time, and the output of an operation switch 10 is inputted. CPU judges the on/off state of the operation switch 10. When it is turned off, the relay 3 is turned on when present time agrees with setting time. When the switch is turned on, the state of the relay 3 is kept in spite of a compared result.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-233107

(43)公開日 平成5年(1993)9月10日

(51)Int.Cl. ⁶	機別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 1/26		7165-5B	G 0 6 F 1/00	3 3 4 F
		7165-5B		3 3 1 C

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号	特願平4-35273	(71)出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目18番地
(22)出願日	平成4年(1992)2月21日	(72)発明者	小暮 一也 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
		(72)発明者	秋山 一也 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
		(72)発明者	池田 佳隆 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
		(74)代理人	弁理士 西野 卓嗣

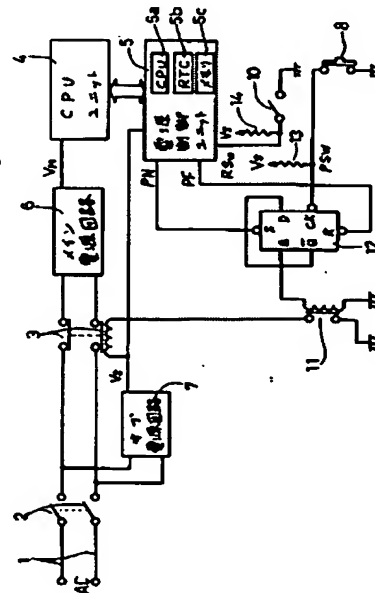
最終頁に続く

(54)【発明の名称】 電源制御装置

(57)【要約】

【目的】 設定時刻に自動的に電源の投入及び遮断を行う自動電源オンオフ機能を、設定の変更を行うことなく、一時的に無効化できるようにする。

【構成】 メイン電源回路に商用交流電源を供給する電源ラインにリレーを挿入し、このリレーの駆動回路を電源制御ユニットで制御する。電源制御ユニットは現在時刻を計時するリアルタイムクロックと、設定時刻を記憶するメモリと、現在時刻と設定時刻とを比較するCPUとを備え、且つ、操作スイッチの出力が入力されている。そして、CPUは操作スイッチのオンオフ状態を判定し、オフであれば、現在時刻と設定時刻とが一致したとき上記リレーをオンまたはオフし、スイッチがオンであれば、比較結果に係わらずリレーの状態を保持する。



【特許請求の範囲】

【請求項1】 装置主要部への電源電圧の供給及び遮断を行うため電源供給ラインに挿入されたスイッチング手段と、現在時刻を計時する計時手段と、設定時刻を記憶するための記憶手段と、手動用の操作スイッチと、前記記憶手段に記憶された設定時刻と現在時刻とを比較する比較手段と、前記操作スイッチがオフのとき前記比較手段の比較結果に応じて前記スイッチング手段のオンオフを制御し、前記操作スイッチがオンのときは前記比較結果に係わらず、前記スイッチング手段の状態を保持する制御手段とを備えたことを特徴とした電源制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、パーソナルコンピュータ等の情報処理装置において、設定時刻に自動的に電源の投入及び遮断を行う電源制御装置に関する。

【0002】

【従来の技術】特開昭60-89225号公報に記載されているように、電源を投入若しくは遮断しようとする時刻を予め設定し、現在時刻とこの設定時刻とを比較して一致したとき、自動的に電源の投入若しくは遮断を行うことは、従来から行われていた。

【0003】

【発明が解決しようとする課題】自動オンオフ機能を有する従来の装置では、人手を介することなく電源の投入、遮断が実行できるので、非常に便利になるが、一旦時刻を設定してしまうと、常に自動オンオフ機能が動作し、一時的にこの機能を動作させないようにすることはできなかった。よって、このような場合には、スケジュールプログラムを一々実行させ、設定を変更するより方法がなかった。

【0004】

【課題を解決するための手段】本発明は、装置主要部への電源電圧の供給及び遮断を行うため電源供給ラインに挿入されたスイッチング手段と、現在時刻を計時する計時手段と、設定時刻を記憶するための記憶手段と、手動用の操作スイッチと、前記記憶手段に記憶された設定時刻と現在時刻とを比較する比較手段と、前記操作スイッチがオフのとき前記比較手段の比較結果に応じて前記スイッチング手段のオンオフを制御し、前記操作スイッチがオンのときは前記比較結果に係わらず、前記スイッチング手段の状態を保持する制御手段とを設けることによって、上記課題を解決するものである。

【0005】

【作用】本発明では、操作スイッチをオンすれば、現在時刻が設定時刻と一致しても、電源の自動投入もしくは自動遮断が行われず、設定を変更することなく一時的に自動電源オンオフ機能を無効化することができる。

【0006】

【実施例】図1は、本発明の実施例の構成を示すブロッ

ク図であり、1は商用交流電源を供給するための交流電源ライン、2は交流電源ライン1に挿入された手動操作可能なメインスイッチ、3はメインスイッチ2と直列に交流電源ライン1に挿入された第1リレー、4は装置の主要部を構成するCPUユニット、5は電源の制御を行うための電源制御ユニット、6は第1リレー3の出力側に接続され、CPUユニット4等の装置主要部にメイン電源電圧VMを供給するメイン電源回路、7はメインスイッチ2と第1リレー3との間から交流電源電圧を入力し、第1リレー3及び電源制御ユニット5にサブ電源電圧VSを供給するサブ電源回路である。

【0007】更に、8は通常時使用者が手動操作により電源のオンオフを制御する電源スイッチ、10は電源の状態をロックするための電源ロックスイッチ、11は第1リレー3のオンオフを制御するための第2リレー、12はスイッチ8の状態及び電源制御ユニット5からの制御信号PN、PFに応じて、第2リレー11を駆動する駆動回路としてのD型フリップフロップである。

【0008】電源スイッチ8の一端は接地され、他端はD型フリップフロップ12のクロック端子CKに接続されると共に、抵抗13によりプルアップされている。電源ロックスイッチ10は、一端が接地され他端が抵抗14によりプルアップされており、この他端からの出力が電源制御ユニット5に入力されている。

【0009】又、D型フリップフロップの反転Q出力はD端子に接続されており、セット端子S及びリセット端子Rには、各々、電源制御ユニット5からの制御信号PN、PFが入力されおり、Q出力端子が第2リレー11に接続されている。

【0010】電源制御ユニット5には、自動電源オンオフ機能を実現するため、設定時刻を記憶するための不揮発性のメモリ5a、計時手段としてのリアルタイムクロックRTC5b、制御部としてのCPU5cが設けられている。

【0011】以下、図1、2を参照しながら、本実施例の動作を説明する。ここで、電源ロックスイッチ9、10については、閉じた状態をオフ、開いた状態をオンと呼ぶ。

【0012】まず、メインスイッチ2をオンにすると、交流電源がサブ電源回路7に供給され、このため、電源制御ユニット5等の電源制御系にサブ電源電圧VSが供給される。この状態では、第1リレー3がオフになっているので、メイン電源回路6には交流電源が供給されていない。尚、D型フリップフロップ12はサブ電源電圧VSの立ち上がり時にリセットされるものとする。

【0013】そこで、電源スイッチ8を押下すると、押下している期間だけLレベルとなるパルス状のスイッチ信号PSWが、D型フリップフロップ12のクロック端子CKに入力されるため、D型フリップフロップ12のQ出力はLレベルからHレベルに変化する。これによ

て、第2リレー11がオンし、続いて、第1リレー3がオンして、メイン電源回路6に交流電源が供給されるようになる。

【0014】従って、メイン電源回路6からCPUユニット4等の装置主要部にメイン電源電圧VMが供給されるようになる。

【0015】このような電源供給状態で、電源スイッチ8を押下すると、前述と同様、Lレベルのパルス状のスイッチ信号PSWが、D型フリップフロップ12のクロック端子CKに入力される。このとき、反転Q出力はLレベルであるため、Q出力はHレベルからLレベルに変化し、これに伴って、第2及び第1リレー11、3はオフとなる。よって、メイン電源電圧VMの供給は遮断されることとなる。

【0016】次に、電源制御ユニット5による自動電源オンオフ機能について、図2のフローチャートを参照しながら説明する。

【0017】まず、CPUユニット4によりスケジュールセットアッププログラムを実行させ、図示しないキーボードから、電源をオンさせようとする時刻（スケジュールオン時刻）と、電源をオフさせようとする時刻（スケジュールオフ時刻）とを設定する。すると、この設定時刻は、CPUユニット4から電源制御ユニット5へ転送され、内部の不揮発性メモリ5aに書き込まれる。

【0018】電源制御ユニット5のCPU5cは、RTC5bで計時される現在時刻と上記設定時刻とを比較し、両時刻が一致するか否かをポーリングルーチンによりチェックする。このチェックにおいて、時刻が一致した場合は、電源ロックスイッチ10がオンになっているか否かを確認し、オフであれば制御信号PNもしくはPFを出力する。具体的には、スケジュールオン時刻と現在時刻が一致したときには信号PNを出力し、スケジュールオフ時刻と現在時刻が一致したときには信号PFを出力する。この信号PN、PFは、D型フリップフロップ12のセット端子S及びリセット端子Rに各々接続されて

いるので、スケジュールオン時刻になると、D型フリップフロップ12がセットされて、リレー11、3がオンし、電源電圧VMの供給が開始され、スケジュールオフ時刻になると、D型フリップフロップ12がリセットされ、リレー11、3がオフし、電源電圧VMの供給が遮断されるようになる。

【0019】一方、電源ロックスイッチ10がオンであるときは、図2に示すように、例えば時刻が一致しても制御信号PN、PFの出力は行わない。従って、この場合には、自動電源オンオフ機能は動作しないこととなる。よって、一時的に自動電源オンオフ機能を動作させないようにするためには、従来のように、スケジュールセットアッププログラムにより、いちいち設定データを書き替えることなく、単に電源ロックスイッチ10を操作するだけでよくなる。

【0020】

【発明の効果】本発明によれば、設定の変更を行うことなくスイッチを操作するだけで、簡単に自動オンオフ機能を一時的に無効化でき、非常に便利となる。

【図面の簡単な説明】

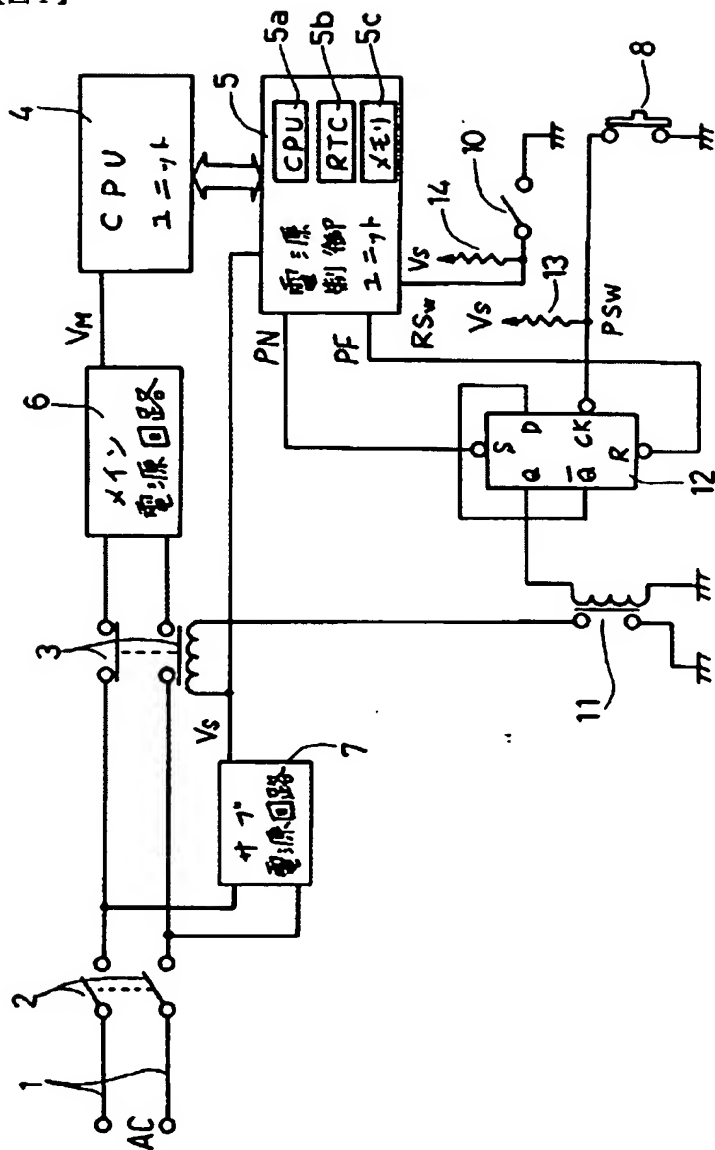
【図1】実施例の構成を示すブロック図である。

【図2】電源制御ユニットの処理内容を示すフローチャートである。

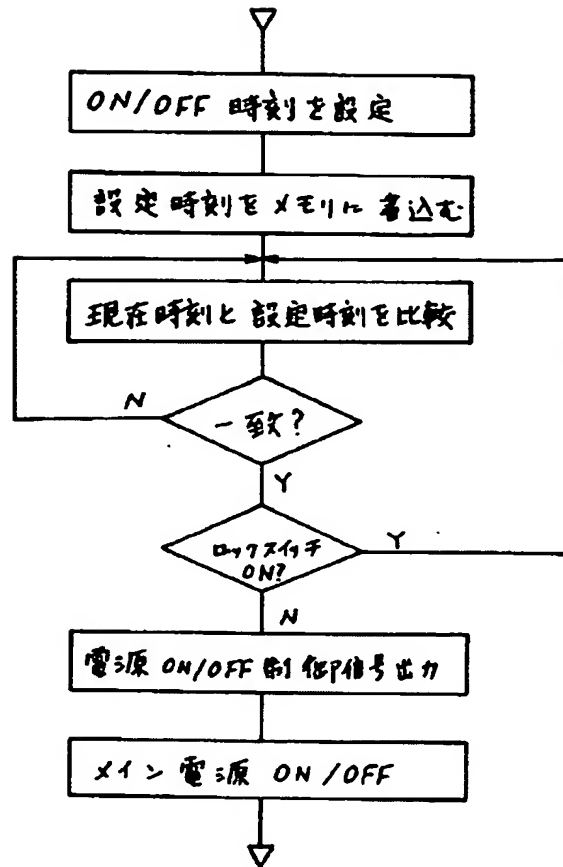
【符号の説明】

- 1 電源供給ライン
- 2 メインスイッチ
- 3 第1リレー
- 4 CPUユニット
- 5 電源制御ユニット
- 6 メイン電源回路
- 7 サブ電源回路
- 8 電源スイッチ
- 10 電源ロックスイッチ
- 11 第2リレー
- 12 D型フリップフロップ

The diagram illustrates a power supply system for a microcomputer. It starts with an AC input connected through a switch (1) to a transformer (2). The secondary winding of the transformer provides two outputs: one to a main power source (6) labeled 'メイン電源回路' (Main Power Supply Circuit), which outputs \$V_M\$ to a CPU (4); and another to a step-down transformer (7) labeled '変圧器' (Transformer), which outputs \$V_S\$. This \$V_S\$ is fed into a voltage regulator circuit (5) labeled '電圧制御ユニット' (Voltage Control Unit). Inside this unit are three components: CPU (5a), RTC (5b), and XE (5c). The output of the voltage control unit is connected to a power factor correction (PFC) circuit (8) labeled 'PF'. The PFC circuit includes a switching transistor (9) driven by a pulse-width modulation (PWM) signal from the CPU (5a). The output of the PFC circuit is connected to a filter capacitor (10) and a load resistor (11). A feedback loop connects the output voltage (\$V_S\$) back to the voltage control unit (5) via a sense resistor (12). A switch (13) can connect the output to either the load or a bypass path through a diode (14).



【図2】



フロントページの続き

(72)発明者 栗原 正和
大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内